

SON-2182

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In the Patent Application of )

Keiji MABUCHI )

Serial No.: To Be Assigned )

Filed: August 1, 2001 )

For: SOLID-STATE IMAGE PICKUP DEVICE )  
AND CAMERA SYSTEM )

Application Branch



CLAIM TO PRIORITY UNDER 35 U.S.C. §119

Commissioner for Patents  
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior application filed in the following foreign country is hereby requested and the right of priority provided under 35 U.S.C. §119 is hereby claimed:

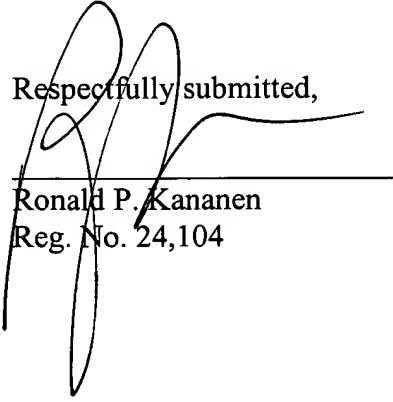
Japanese Patent Appl. No. 2000-235341 filed August 3, 2000

In support of this claim, filed herewith is a certified copy of said original foreign applications.

Dated: August 1, 2001

**RADER, FISHMAN & GRAUER P.L.L.C.**  
1233 20<sup>TH</sup> Street, NW  
Suite 501  
Washington, DC 20036  
202-955-3750-Phone  
202-955-3751-Fax  
Customer No. 23353

Respectfully submitted,

  
\_\_\_\_\_  
Ronald P. Kananen  
Reg. No. 24,104

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2000年 8月 3日

出 願 番 号  
Application Number:

特願2000-235341

出 願 人  
Applicant(s):

ソニー株式会社

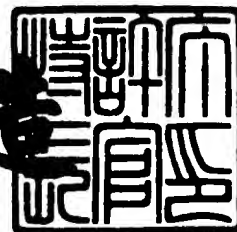
JCE57 U.S. PTO  
09/918456  
08/01/01

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 7月 4日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 0000186202

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 27/146  
H04N 5/335

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
内

【氏名】 馬淵 圭司

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100086298

【弁理士】

【氏名又は名称】 船橋 國則

【電話番号】 046-228-9850

【手数料の表示】

【予納台帳番号】 007364

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9904452

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置およびカメラシステム

【特許請求の範囲】

【請求項 1】 単位画素が、光電変換素子、この光電変換素子の信号をフローティングノードに転送する転送トランジスタ、前記フローティングノードの信号を信号線に出力する増幅トランジスタおよび前記フローティングノードをリセットするリセットトランジスタを有する固体撮像装置であって、

前記リセットトランジスタの前記フローティングノードと反対側の主電極が接続された配線とこの配線にリセット電圧を選択的に与える駆動回路との間に P 型 MOS トランジスタが接続されている

ことを特徴とする固体撮像装置。

【請求項 2】 前記 P 型 MOS トランジスタのチャネル電圧が 0.4 V ~ 0.7 V である

ことを特徴とする請求項 1 記載の固体撮像装置。

【請求項 3】 単位画素が、光電変換素子、この光電変換素子の信号をフローティングノードに転送する転送トランジスタ、前記フローティングノードの信号を信号線に出力する増幅トランジスタおよび前記フローティングノードをリセットするリセットトランジスタを有するとともに、前記リセットトランジスタの前記フローティングノードと反対側の主電極が接続された配線とこの配線にリセット電圧を選択的に与える駆動回路との間に P 型 MOS トランジスタが接続されてなる固体撮像装置と、

前記固体撮像装置の前記撮像部に入射光を導く光学系と、

前記固体撮像装置の出力信号を処理する信号処理回路と

を具備することを特徴とするカメラシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は固体撮像装置およびカメラシステムに関し、特に MOS 型固体撮像装置に代表される X-Y アドレス型固体撮像装置およびこれを撮像デバイスとして

用いたカメラシステムに関する。

【0002】

【従来の技術】

X-Yアドレス型固体撮像装置、例えばMOS型固体撮像装置として、単位画素が3トランジスタからなり、この単位画素が行列状に多数配列されてなる構成のものが知られている。この場合の単位画素の構成を図4に示す。同図から明らかなように、単位画素100は、フォトダイオード(PD)101、転送トランジスタ102、増幅トランジスタ103およびリセットトランジスタ104を有する構成となっている。

【0003】

上記の画素構成を採るMOS型固体撮像装置では、行が非選択の期間はドレイン線105からリセットトランジスタ104を通してフローティングノードN101の電位を低レベル(以下、Lレベルと記す)にしておき、行を選択するときにはフローティングノードN101の電位を高レベル(以下、Hレベルと記す)にする動作が行われる。

【0004】

【発明が解決しようとする課題】

上述したように、単位画素が3トランジスタからなる従来のMOS型固体撮像装置では、非選択の期間はフローティングノードN101の電位をLレベル(0V)するようにしていたので、フローティングノードN101からフォトダイオード101に電子がリークし、雑音が発生することがあった。

【0005】

本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、フローティングノードからフォトダイオードへの電子のリークを防止し、当該リークに起因する雑音を低減した固体撮像装置およびこれを撮像デバイスとして用いたカメラシステムを提供することにある。

【0006】

【課題を解決するための手段】

上記目的を達成するためには、本発明では、単位画素が、光電変換素子、この

光電変換素子の信号をフローティングノードに転送する転送トランジスタ、フローティングノードの信号を信号線に出力する増幅トランジスタおよびフローティングノードをリセットするリセットトランジスタを有する構成の固体撮像装置において、リセットトランジスタのフローティングノードと反対側の主電極が接続された配線とこの配線にリセット電圧を選択的に与える駆動回路との間にP型MOSトランジスタを接続した構成を採っている。また、この固体撮像装置は、カメラシステムにおいて、その撮像デバイスとして用いられる。

## 【0007】

上記構成の固体撮像装置およびこれを用いたカメラシステムにおいて、駆動回路からリセット電圧が出力されると、P型MOSトランジスタが導通し、配線にリセット電圧が与えられる。このリセット電圧は、リセットトランジスタを通してフローティングノードに与えられることによって当該ノードの電位をリセットする。一方、駆動回路からリセット電圧が出力されないときは、P型MOSトランジスタのチャネル電圧が配線に与えられる。そして、リセットトランジスタが導通すると、フローティングノードの電位がP型MOSトランジスタのチャネル電圧で決まり、0Vではなくなる。これにより、転送トランジスタを通してフローティングノードから光電変換素子へ電荷がリークするのを防止できる。

## 【0008】

## 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

## 【0009】

図1は、本発明の一実施形態に係る例えばMOS型固体撮像装置の構成例を示す回路図である。なお、MOS型固体撮像装置では、多数の単位画素が行列状に配列されることになるが、ここでは、図面の簡略化のために、2行×2列の画素配列として描いている。

## 【0010】

図1において、単位画素10は、光電変換素子である例えばフォトダイオード11以外に、転送トランジスタ12、増幅トランジスタ13およびリセットトランジスタ14の3つのN型MOSトランジスタを有する3トランジスタ構成とな

っている。

#### 【 0 0 1 1 】

この画素構成において、フォトダイオード 1 1 は、入射光をその光量に応じた電荷量の信号電荷（例えば、電子）に光電変換して蓄積する。転送トランジスタ 1 2 は、フォトダイオード 1 1 のカソードとフローティングノード N 1 1 との間に接続され、ゲートが垂直選択線 2 1 に接続されており、導通（オン）することによってフォトダイオード 1 1 に蓄積されている信号電荷をフローティングノード N 1 1 に転送する機能を持っている。

#### 【 0 0 1 2 】

増幅トランジスタ 1 3 は、垂直信号線 2 2 と電源 V d d との間に接続され、ゲートがフローティングノード N 1 1 に接続されており、フローティングノード N 1 1 の電位を垂直信号線 2 2 に出力する機能を持っている。リセットトランジスタ 1 4 は、ドレイン（一方の主電極）がドレイン線（配線） 2 3 に、ソース（他方の主電極）がフローティングノード N 1 1 に、ゲートがリセット線 2 4 にそれぞれ接続されており、フローティングノード N 1 1 の電位をリセットする機能を持っている。

#### 【 0 0 1 3 】

この単位画素 1 0 が行列状に配置されてなる画素領域（撮像領域）において、垂直選択線 2 1、ドレイン線 2 3 およびリセット線 2 4 の 3 本の線は、画素配列の各行ごとに水平（H）方向（図の左右方向）に配線されており、垂直信号線 2 2 は各列ごとに垂直（V）方向（図の上下方向）に配線されている。

#### 【 0 0 1 4 】

垂直選択線 2 1 およびリセット線 2 4 は、垂直駆動回路を構成する V シフトレジスタ 2 5 の垂直選択パルス T およびリセットパルス R を出力する各出力端に各行ごとに直接接続されている。ドレイン線 2 3 は、V シフトレジスタ 2 5 のリセット電圧出力端に対して、各行ごとに P 型 MOS トランジスタ 2 6 を介して接続されている。P 型 MOS トランジスタ 2 6 のゲートは接地されている。

#### 【 0 0 1 5 】

上記画素領域の上方において、各列ごとに、垂直信号線 2 2 の一端とグランド

との間にN型MOSトランジスタからなる負荷トランジスタ27が接続されている。この負荷トランジスタ27は、そのゲートがロード (Load) 線28に接続されて定電流源の役目をする。

## 【0016】

画素領域の下方において、垂直信号線22の他端には、N型MOSトランジスタからなるサンプルホールド (SH) スイッチ29の一端 (一方の主電極) が接続されている。このサンプルホールドスイッチ29の制御端 (ゲート) はSH線30に接続されている。

## 【0017】

サンプルホールドスイッチ29の他端 (他方の主電極) には、サンプルホールド/CDS (Correlated Double Sampling) 回路31の入力端が接続されている。サンプルホールド/CDS回路31は、垂直信号線22の電位Vsigをサンプルホールドし、相関二重サンプリング (CDS) を行う回路である。ここで、相関二重サンプリングとは、時系列で入力される2つの電圧信号をサンプリングしてその差分を出力する処理を言う。

## 【0018】

サンプルホールド/CDS回路31の出力端と水平信号線32との間には、N型MOSトランジスタからなる水平選択スイッチ33が接続されている。この水平選択スイッチ33の制御端 (ゲート) には、水平駆動回路を構成するHシフトレジスタ34から水平走査時に順次出力される水平走査パルスH (H1, H2, ...) が与えられる。

## 【0019】

水平走査パルスHが与えられ、水平選択スイッチ33がオンすることで、サンプルホールド/CDS回路31でCDSされた信号が水平選択スイッチ33を通して水平信号線32に読み出される。この読み出された信号Hsigは、水平信号線35の一端に接続された出力アンプ35を通して出力端子36から出力信号Voutとして導出される。

## 【0020】

次に、上記構成の本実施形態に係るMOS型固体撮像装置の動作について、図



2のタイミングチャートを用いて説明する。ここでは、図1の左下の画素に着目して説明するものとする。

#### 【0021】

まず、非選択時は、フローティングノードN11の電位は0.5Vとなっている。このとき、Vシフトレジスタ25からリセット電圧B1として電源電圧V<sub>dd</sub>、例えば3.0Vが出力されており、P型MOSトランジスタ26が導通しているので、ドレイン線23の電位B1'も電源電圧V<sub>dd</sub>になっている。

#### 【0022】

ロード線28に与えるロード(Load)信号を例えば1.0Vとし、次にVシフトレジスタ25からHレベルのリセット信号R1を出力する。すると、リセットトランジスタ14が導通するため、フローティングノードN11はリセットトランジスタ14を通してドレイン線23とつながり、その電位がリセットトランジスタ14のチャネル電圧で決まるHレベル、例えば2.5Vにリセットされる。これにより、増幅トランジスタ13のゲート電位も2.5Vとなる。

#### 【0023】

垂直信号線22の電位V<sub>sig1</sub>は、垂直信号線22につながるたくさんの画素の増幅トランジスタのうち最もゲート電圧の高いものによって決まり、その結果、フローティングノードN11の電位によって垂直信号線22の電位V<sub>sig1</sub>が決まる。具体的には、増幅トランジスタ13が負荷トランジスタ27とソースフォロアを形成し、その出力電圧が画素電位V<sub>sig1</sub>として垂直信号線22上に現れる。このときの電位V<sub>sig1</sub>がリセットレベルの電圧となる。このリセットレベルの電圧は、サンプルホールドスイッチ29を通してサンプルホールド/CDS回路31に入力される。

#### 【0024】

次に、Vシフトレジスタ25から出力される垂直選択パルスT1をHレベルにする。すると、転送トランジスタ12が導通し、フォトダイオード11で光電変換され、蓄積された信号電荷(本例では、電子)をフローティングノードN11に転送する(読み出す)。これにより、増幅トランジスタ13のゲート電位が、フォトダイオード11からフローティングノードN11に読み出された信号電荷

の信号量に応じて負の方向に変化し、それに応じて垂直信号線22の電位 $V_{sig1}$ も変化する。

【0025】

このときの電位 $V_{sig1}$ が本来の信号レベルの電圧となる。この信号レベルの電圧は、サンプルホールドスイッチ29を通してサンプルホールド/CDS回路31に入力される。そして、サンプルホールド/CDS回路31では、先のリセットレベルの電圧と今回の信号レベルの電圧との差分をとり、この差分電圧を保持する処理が行われる。

【0026】

次に、Vシフトレジスタ25から出力されるリセット電圧B1を0Vにする。このとき、ドレイン線23を通して画素10に与えられるリセット電圧B1'は0Vではなく、P型MOSトランジスタ26のチャネル電圧で決まり、例えば0.5Vになる。

【0027】

その状態において、Vシフトレジスタ25からHレベルのリセット信号R1を出力すると、リセットトランジスタ14が導通するため、フローティングノードN11はリセットトランジスタ14を通してドレイン線23とつながり、その電位がドレイン線23の電位、即ち0.5Vになり、画素10が非選択の状態に復帰する。

【0028】

この非選択状態では、フローティングノードN11の電位が0Vではなく0.5Vなので、転送トランジスタ12を通して電子がフォトダイオード11にリークすることが防止される。ここで、フローティングノードN11の電位が0.5Vとなるのは、Vシフトレジスタ25のリセット電圧出力端とドレイン線23との間に接続されたP型MOSトランジスタ26の作用による。

【0029】

上述した一連の動作で1行目の画素が全て同時に駆動され、1行分の信号がサンプルホールド/CDS回路31に同時に保持（記憶）される。その後、フォトダイオード11での光電変換（露光）および光電子の蓄積期間に入る。そして、

図2のタイミングチャートには記述していないが、この光電子蓄積期間にHシフトレジスタ34が水平走査の動作を開始し、水平走査パルスH1, H2, …を順次出力する。これにより、水平選択スイッチ33が順次導通し、サンプルホールド/CDS回路31に保持されていた信号を順に水平信号線32に導出する。

#### 【0030】

同様の動作を次には2行目の画素について行えば、2行目の画素の画素信号が読み出される。以降、Vシフトレジスタ25で順次垂直走査することによって全ての行の画素信号を読み出すことができ、また各行ごとにHシフトレジスタ34で順次水平走査することによって全画素の信号を読み出すことができる。

#### 【0031】

上述したように、単位画素10が転送トランジスタ12、増幅トランジスタ13およびリセットトランジスタ14を有する3トランジスタ構成のMOS型固体撮像装置において、Vシフトレジスタ25のリセット電圧出力端とドレイン線23との間にP型MOSトランジスタ26を接続したことにより、フローティングノードN11の電位が例えば0.5Vになるので、転送トランジスタ12を通して電子がフォトダイオード11にリークすることを防止できる。

#### 【0032】

これにより、フローティングノードN11からフォトダイオード11への電子のリークに起因する雑音を抑えることができる。また、MOSトランジスタを1行当たり1個追加するだけの簡単な回路構成で実現できるため回路規模も極めて小さくて済み、しかも中間電圧（本例では、0.5V）を生成するに当たって抵抗分割のように電流を流す必要がないので、消費電力が増大することもないという利点がある。

#### 【0033】

なお、上記実施形態では、Vシフトレジスタ25のリセット電圧出力端とドレイン線23と間にP型MOSトランジスタ26を接続し、そのゲートを接地する構成としたが、この構成に限られるものではなく、P型MOSトランジスタとしてはゲートがなくても、P型の電位一定のチャンネルがあれば良い。そのチャンネル電圧としては、フォトダイオードへのリークを防止し、電圧マージンを低下させ

ないようにするためには、0.4V～0.7Vが望ましい、という本発明者による実験結果が得られている。

#### 【0034】

図3は、本発明に係るカメラシステムの構成の概略を示すブロック図である。本カメラシステムは、撮像デバイス41と、この撮像デバイス41の画素領域に入射光を導く光学系、例えば入射光（像光）を撮像面上に結像させるレンズ42と、撮像デバイス41を駆動する駆動回路43と、撮像デバイス41の出力信号を処理する信号処理回路44などを具備する構成となっている。

#### 【0035】

このカメラシステムにおいて、撮像デバイス41として、上記実施形態に係る固体撮像装置、即ち単位画素10がフォトダイオード11の外に、転送トランジスタ12、増幅トランジスタ13およびリセットトランジスタ14を有する3トランジスタ構成で、かつVシフトレジスタ25のリセット電圧出力端とドレイン線23との間にP型MOSトランジスタ26を接続してなるMOS型固体撮像装置が用いられる。

#### 【0036】

駆動回路43は、図1におけるVシフトレジスタ25やHシフトレジスタ34を駆動するスタートパルスやクロックパルスを含む各種のタイミング信号を発生するタイミングジェネレータ（図示せず）を有し、先述した動作例で説明した駆動を実現すべく、撮像デバイス（MOS型固体撮像装置）41を駆動する。信号処理回路44は、MOS型固体撮像装置41の出力信号V<sub>out</sub>に対して種々の信号処理を施して映像信号として出力する。

#### 【0037】

このように、本カメラシステムによれば、先述した実施形態に係るMOS型固体撮像装置を撮像デバイス41として用いることにより、当該MOS型固体撮像装置がフローティングノードからフォトダイオードへの電子のリークに起因する雑音の低減を、小さい回路規模にて消費電力を増加させることなく実現できるので、小回路規模・低消費電力にて雑音の少ない、高画質の撮像画像を得ることができる。

## 【 0 0 3 8 】

## 【発明の効果】

以上説明したように、本発明によれば、単位画素が、光電変換素子、この光電変換素子の信号をフローティングノードに転送する転送トランジスタ、フローティングノードの信号を信号線に出力する増幅トランジスタおよびフローティングノードをリセットするリセットトランジスタを有する固体撮像装置において、リセットトランジスタのフローティングノードと反対側の主電極が接続された配線とこの配線にリセット電圧を選択的に与える駆動回路との間にP型MOSトランジスタを接続したことにより、フローティングノードから光電変換素子への電荷のリークを防止できるので、当該リークに起因する雑音を低減できる。

## 【図面の簡単な説明】

## 【図 1】

本発明の一実施形態に係る例えばMOS型固体撮像装置の構成例を示す回路図である。

## 【図 2】

本実施形態に係るMOS型固体撮像装置の動作説明のためのタイミングチャートである。

## 【図 3】

本発明に係るカメラシステムの構成の一例を示すブロック図である。

## 【図 4】

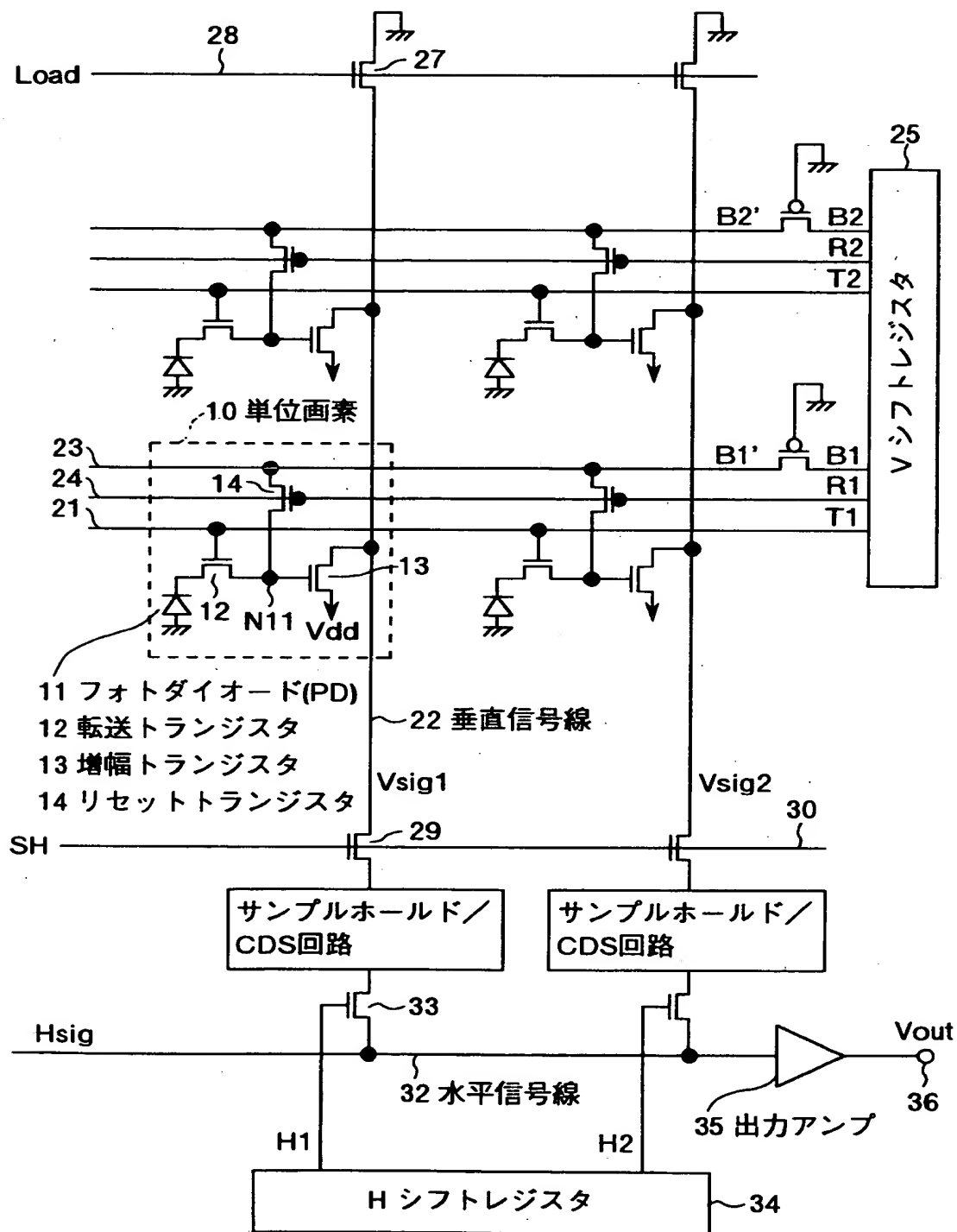
従来技術の課題を説明するための単位画素の構成図である。

## 【符号の説明】

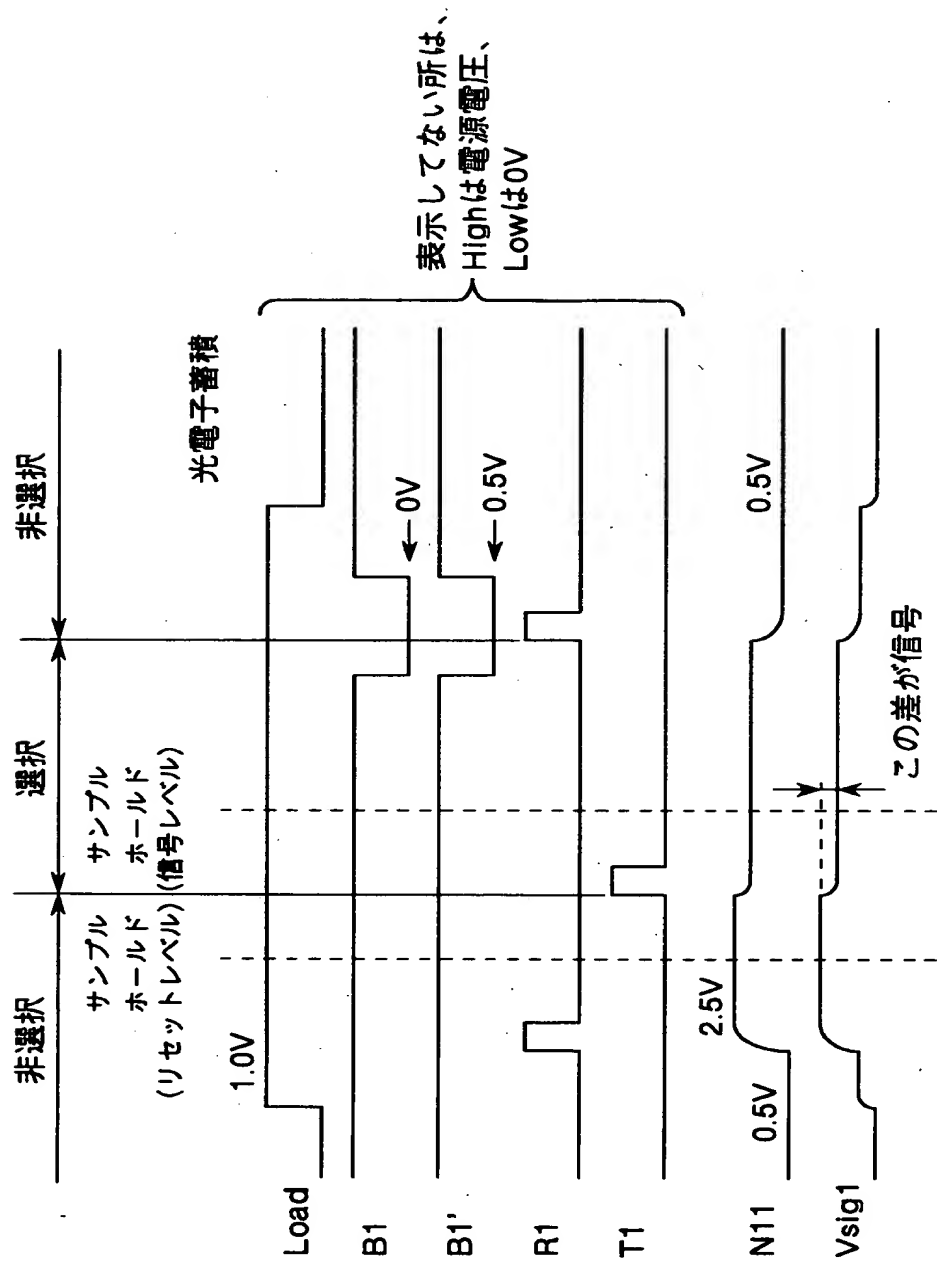
1 0 … 単位画素、1 1 … フォトダイオード、1 2 … 転送トランジスタ、1 3 … 増幅トランジスタ、1 4 … リセットトランジスタ、2 2 … 垂直信号線、2 3 … ドレイン線、2 5 … Vシフトレジスタ、2 6 … P型MOSトランジスタ、3 1 … サンプルホールド/CDS回路、3 2 … 水平信号線、3 4 … Hシフトレジスタ

【書類名】 図面

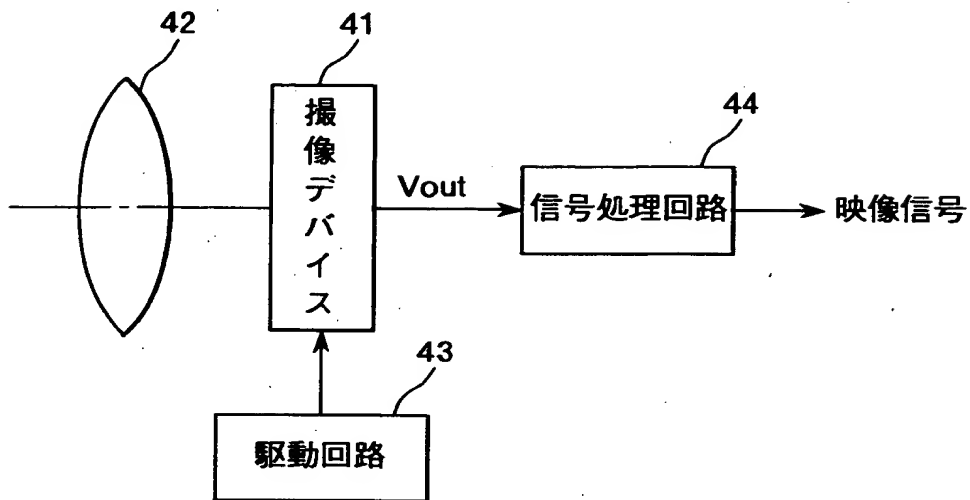
【図 1】



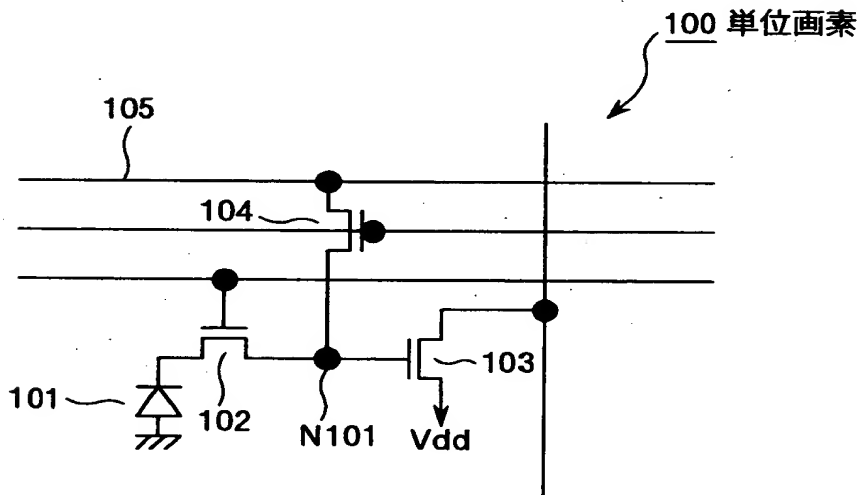
【図 2】



【図3】



【図4】





【書類名】 要約書

【要約】

【課題】 非選択時にフローティングノードの電位を0Vにすると、フローティングノードからフォトダイオードに電子がリークし、雑音が発生する。

【解決手段】 フォトダイオード11、このフォトダイオード11の信号をフローティングノードN11に転送する転送トランジスタ12、フローティングノードN11の信号を垂直信号線22に出力する増幅トランジスタ13およびフローティングノードN11をリセットするリセットトランジスタ14を有する単位画素10が行列状に配列されてなるMOS型固体撮像装置において、リセットトランジスタ14のドレインが接続されたドレイン線23とこのドレイン線23にリセット電圧を選択的に与えるVシフトレジスタ25との間にP型MOSトランジスタ26を接続し、非選択時にフローティングノードN11の電位をP型MOSトランジスタ26のチャネル電圧に設定する。

【選択図】 図1

特 2000-235341

## 認定・付加情報

特許出願の番号	特願2000-235341
受付番号	50000986489
書類名	特許願
担当官	第五担当上席 0094
作成日	平成12年 8月 7日

### <認定情報・付加情報>

【提出日】 平成12年 8月 3日

次頁無

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社